1. Los siguientes valores son IEEE754 (simple precisión): 41980000 y 41340000, sumarlos y expresar resultado en base 5.
   1. 121,111/5
   2. 110,111/5
   3. 110,211/5
   4. 121,101/5
   5. ninguna de las anteriores

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 4 | | | | 1 | | | | 9 | | | | 8 | | | | 0 | | | |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| + | 131-127= 4 | | | | | | | |  |  |  |  |  |  |  |  |  |  |  |

1,0011 🡺 10011 (19/d)

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 4 | | | | 1 | | | | 3 | | | | 4 | | | | 0 | | | |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| + | 130-127=3 | | | | | | | |  |  |  |  |  |  |  |  |  |  |  |

1,01101 🡺 1011,01 (11,25)

10011

1011,01

11110,01 🡺 30,25/d 🡺 110,111/5

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 30 | 0 | 0.25 \*5 | = | 1.25 | 1 |
| 6 | 1 | 0.25\*5 | = | 1.25 | 1 |
| 1 |  | 0.25\*5 | = | 1.25 | 1 |

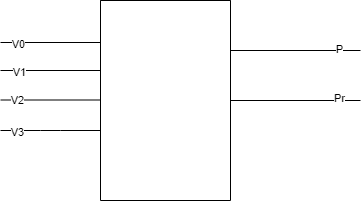
1. Hallar la secuencia de salida e indicar el módulo del siguiente contador

Diagrama, Esquemático

Descripción generada automáticamenteMódulo 16

|  |  |  |  |
| --- | --- | --- | --- |
| Q3 | Q2 | Q1 | Q0 |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |
| 1 | 1 | 1 | 1 |

1. El siguiente circuito recibe un valor binario de 4 bits y debe indicar cuando el valor ingresado es par (P) o si se trata de un número primo (Pr), hallar la función de salida reducida (elegir solución) y la función canónica de la salida números pares (entregar el desarrollo).



**Función de salida Números Pares**

1. (V1.) + (V2.) + (V3.)
2. (V1.V2) + (.) + (V3.V0)
3. (V1.V2.V3) + (.V0) + (V3)
4. (V0.V1) + (V2.) + (V3.V1)
5. Ninguna de las anteriores

**Función de salida Números Primos**

1. (.V1.V0) + (..V1) + (.V2.V0) + (V2..V0)
2. (V2.V1.V0) + (..V1) + (.V2.V0) + (V2..V0)
3. (.V1.V0) + (.V2.V1) + (.V2.V0) + (V2..V0)
4. (V1.V0) + (..V1) + (.V2.V0) + (V2.V1.V0)
5. Ninguna de las anteriores

Solución

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **V3** | **V2** | **V1** | **V0** | **P** | **Pr** |
| 0 | 0 | 0 | 0 |  |  |
| 0 | 0 | 0 | 1 |  |  |
| 0 | 0 | 1 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 |  | 1 |
| 0 | 1 | 0 | 0 | 1 |  |
| 0 | 1 | 0 | 1 |  | 1 |
| 0 | 1 | 1 | 0 | 1 |  |
| 0 | 1 | 1 | 1 |  | 1 |
| 1 | 0 | 0 | 0 | 1 |  |
| 1 | 0 | 0 | 1 |  |  |
| 1 | 0 | 1 | 0 | 1 |  |
| 1 | 0 | 1 | 1 |  | 1 |
| 1 | 1 | 0 | 0 | 1 |  |
| 1 | 1 | 0 | 1 |  | 1 |
| 1 | 1 | 1 | 0 | 1 |  |
| 1 | 1 | 1 | 1 |  |  |

Pares

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 00 | 01 | 11 | 10 |
| 00 |  | 1 | 1 | 1 |
| 01 |  |  |  |  |
| 11 |  |  |  |  |
| 10 | 1 | 1 | 1 | 1 |

V3v2   
 V1V0

**Función de salida Números Pares = (V1¬V0) + (V2¬V0) + (V3¬V0)**

Primos

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 00 | 01 | 11 | 10 |
| 00 |  |  |  |  |
| 01 |  | 1 | 1 |  |
| 11 | 1 | 1 |  | 1 |
| 10 | 1 |  |  |  |

V3v2   
 V1V0

**Función de salida Números Primos = (¬V2V1V0) + (¬V3¬V2V1) + (¬V3V2V0) + (V2¬V1V0)**

1. Modo Protegido de un microprocesador Intel permitió
2. Aumentar la velocidad de acceso a la memoria por medio de tablas
3. Aumentar la capacidad de direccionamiento por medio de registros internos
4. Aumentar la capacidad de direccionamiento por medio del uso de descriptores
5. Solapar segmentos de memoria de diferentes usos
6. Ninguna de las anteriores
7. ¿Qué ventaja obtiene Intel al separar internamente en dos unidades funcionales a su microprocesador 8086:
8. Que mientras lee debe esperar el procesamiento
9. Que lea de memoria a mayor velocidad porque no procesa en ese momento
10. Que procese más rápido porque no lee de memoria en ese momento
11. Que realice las tareas de procesamiento y control simultáneamente
12. Ninguna de las anteriores
13. Según Nyquist en su Teorema afirma que la velocidad de un canal es igual a:
14. Al doble del ancho de banda
15. Al logaritmo en base 2 de los niveles de cuantificación
16. Al logaritmo de la relación S/N por el ancho de banda
17. A la cantidad de bits empleados en su digitalización
18. Ninguna de las anteriores
19. En las computadoras de segunda generación se usan los puentes como forma de:
20. Conectar dispositivos lentos con los dispositivos rápidos directamente
21. Manejar sólo las transferencias de datos sin la intervención del microprocesador
22. Establecer una jerarquía de canales de acuerdo a las velocidades de los dispositivos
23. Establecerse sólo como el árbitro de los pedidos concurrentes de canales
24. Ninguna de las anteriores
25. Los errores de cuantificación de un proceso de conversión analógico digital se deben a:
26. El ruido que presenta la señal analógica antes de la conversión
27. El ruido del canal donde está la señal analógica
28. La frecuencia de muestreo es inferior al ancho de banda de la señal
29. A la cantidad de bits a usar en la codificación
30. Ninguna de las anteriores